

PAT-NO: JP402020832A

DOCUMENT-IDENTIFIER: JP 02020832 A

TITLE: THIN FILM TRANSISTOR CONSISTING OF AMORPHOUS SILICON

PUBN-DATE: January 24, 1990

INVENTOR-INFORMATION:

NAME

YAMAGUCHI, TADAHISA

OURA, MICHIIYA

TAKAHARA, KAZUHIRO

ASSIGNEE-INFORMATION:

NAME

FUJITSU LTD

COUNTRY

N/A

APPL-NO: JP63171352

APPL-DATE: July 8, 1988

INT-CL (IPC): G02F001/136, H01L027/12 , H01L029/784

US-CL-CURRENT: 257/72

ABSTRACT:

PURPOSE: To provide the transistor which is stable in both characteristics and quality and is not affected by a back light by forming a light absorptive layer and a active layer in such a manner as to have approximately the same light transmittability.

CONSTITUTION: This transistor is formed by providing the light absorptive layer 1 consisting of a-Si which is the same material as the material of the

active layer 4 under the laminate of a gate electrode 2 having non-light transmittability, a gate insulating film 3 and the active layer 4 which is formed thereon and consists of the a-Si. The light transmission characteristics of the light absorptive layer 1 and the active layer 4 are, therefore, the same. Of the incident light 5 from the rear surface such as back light, the light of the wavelength band sensed by the active layer 4 is absorbed by the light absorptive layer 1 and does not arrive at the active layer 4 or is drastically attenuated. Since the active layer 4 is not affected by the back light, the active layer 4 can be formed to a larger thickness and the generation of film breakage in the edge part of the gate electrode 2 is obviated. The TR which is stable in both the characteristics and the quality and is not effected by the back light is obtd. in this way.

COPYRIGHT: (C)1990,JPO&Japio

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-20832

⑬ Int. Cl.<sup>5</sup>

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)1月24日

G 02 F 1/136  
H 01 L 27/12  
29/784

5 0 0

A

7370-2H  
7514-5F

8624-5F H 01 L 29/78

3 1 1 X

審査請求 未請求 請求項の数 1 (全3頁)

⑮ 発明の名称 アモルファスシリコン薄膜トランジスタ

⑯ 特 願 昭63-171352

⑰ 出 願 昭63(1988)7月8日

⑱ 発 明 者 山 口 忠 久 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑲ 発 明 者 大 浦 道 也 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

⑳ 発 明 者 高 原 和 博 神奈川県川崎市中原区上小田中1015番地 富士通株式会社  
内

㉑ 出 願 人 富 士 通 株 式 会 社 神奈川県川崎市中原区上小田中1015番地

㉒ 代 理 人 弁 理 士 井 桁 貞 一

明 細 書

1. 発明の名称

アモルファスシリコン薄膜トランジスタ

2. 特許請求の範囲

絶縁性基板(8)上に形成されたアモルファスシリコン層からなる光吸収層(1)と、該光吸収層上に形成された導電材料からなるゲート電極(2)と、その上にゲート絶縁膜(3)を介して積層されたアモルファスシリコン層からなる活性層(4)を有し、且つ、前記光吸収層(1)が前記活性層(4)と略同一の光透過性を有することを特徴とするアモルファスシリコン薄膜トランジスタ。

3. 発明の詳細な説明

〔 概 要 〕

アクティブマトリクス型液晶表示装置における画素駆動用の、アモルファスシリコン薄膜トランジスタに関し、

特性、品質ともに安定で、且つ、バックライトの影響を受けることのないa-Si薄膜トランジスタを提供することを目的とし、

絶縁性基板上に形成されたアモルファスシリコン層からなる光吸収層と、該光吸収層上に形成された非透光性導電材料からなるゲート電極と、その上にゲート絶縁膜を介して積層されたアモルファスシリコン層からなる活性層を有し、且つ、前記光吸収層が前記活性層と略同一の光透過性を有する構成とする。

〔産業上の利用分野〕

本発明は、アクティブマトリクス型液晶表示装置における画素駆動用の、アモルファスシリコン薄膜トランジスタに関する。

薄膜トランジスタ(TFT)により画素を駆動するアクティブマトリクス型液晶表示装置は、近年に至りポケットTVやOA機器の表示装置として商品化され、多用される趨性にある。

## 〔従来の技術〕

上記TFTは、通常活性層をアモルファスシリコン(a-Si)を用いて形成している。この方式の液晶表示装置は、活性層であるa-Si層が光を吸収すると光電流が流れるため、バックライトによる表示品質の低下が問題となり、これを解決する必要がある。

そこで従来は、活性層であるa-Si膜の膜厚を300Å程度に薄くすることによって光導電性を抑え、バックライトの影響を低減していた。

## 〔発明が解決しようとする課題〕

しかしながらこのように活性層を薄くすると、下層に僅かな段差が存在してもa-Si層の膜切れが発生し、TFTの特性や品質を低下させるという問題がある。

本発明は特性、品質ともに安定で、且つ、バックライトの影響を受けることのないa-Si薄膜トランジスタを提供することを目的とする。

## 〔課題を解決するための手段〕

本発明は第1図の原理説明図に示す如く、非透光性のゲート電極2と、ゲート絶縁膜3と、その上に形成されたa-Siからなる活性層4との積層体の下に、上記活性層4と同一材質のa-Siからなる光吸収層1を設けたものである。

## 〔作用〕

上記構成においては、光吸収層1と活性層4とは光透過特性は同一である。そのため、バックライトのように背面から入射する光5のうち、活性層4に感じる波長帯の光は光吸収層1に吸収されてしまい、活性層4には到達しないか或いは大幅に減衰する。従って活性層4がバックライトの影響を受けることがないので、活性層4を厚くすることができ、ゲート電極2エッジ部で膜切れを生じることもない。

## 〔実施例〕

以下本発明の一実施例を図面を参照しながら説

明する。

第2図は上記一実施例のa-Si薄膜トランジスタの要部断面図である。

本実施例は第2図に見られるように、ガラス基板8上に、光吸収層としてa-Si層1を形成し、その上に通常の逆スタガード型のTFTを形成したものである。

上記光吸収層の材質は、活性層と同一光透過特性を持つ材質を使用する。すなわち、活性層としてn<sup>+</sup>-a-Si層4を用いているので、約3000Åの厚さのa-Si層1を光吸収層として配設した。

このように、従来のTFTはガラス基板8上に直接TFTを形成したのに対し、本実施例はガラス基板8とTFTとの間に活性層と同一光透過特性を持つ光吸収層を介在した点のみが異なり、TFTそのものの構成及びその製造方法は何ら従来と変える必要はない。

即ち、ゲート電極2は、例えば厚さ約1000ÅのNiCr(ニクロム)膜を所定のパターンに従って形成し、その上にゲート絶縁膜として厚さ凡そ

3000ÅのSiN<sub>x</sub>(窒化シリコン)膜3、活性層として厚さ約1000Åのn<sup>+</sup>-a-Si層4を化学気相成長(P-CVD)法で連続的に堆積させる。

更にその上にコンタクト層としてn<sup>+</sup>-a-Si膜6を約300Åの厚さに、Ti(チタン)膜を約300Åの厚さに真空蒸着法で積層し、これをパターンニングしてソース電極S、ドレイン電極Dを形成する。

以上のようにして得られた本実施例のTFTでは、ガラス基板8背面からバックライトを照射しても、活性層のn<sup>+</sup>-a-Si層4で吸収される光成分は、a-Si層1で吸収されて大幅に減衰する。従って、a-Si層1を透過しn<sup>+</sup>-a-Si層4に到達した光は、n<sup>+</sup>-a-Si層4で吸収される波長成分はきわめて少ない。

第3図に、ガラス基板8の背面側から約5000lxのバックライトを照射した場合の、ゲート-ソース間電圧V<sub>gs</sub>に対するドレイン電流I<sub>d</sub>の特性を、本発明に係るTFTと従来のTFTとを比較して示す。同図に見られるように、光吸収層1を配設

した本発明に係るTFTでは、オフ電流即ち $V_g < 0V$ の領域におけるドレイン電流 $I_D$ は、凡そ $10^{-12}A$ と、従来のTFTと比較して3桁程度減少する。

以上の如く活性層に吸収される波長帯の光成分を活性層に到達しないようにしたことにより、活性層を無理に薄くする必要がなくなり、本実施例では活性層の厚さを約1000Åと比較的厚くしたにもかかわらず、オフ電流を非常に小さくすることができた。このように活性層を厚くできるので、ゲート絶縁膜や活性層の下層にゲート電極2による段差があっても、膜切れを生じる危険がなくなった。

#### (発明の効果)

以上説明した如く本発明によれば、アモルファスシリコン薄膜トランジスタの特性、品質が安定で、且つ、バックライト照射を受けてもオフ電流が増加することを防止できた。

#### 4. 図面の簡単な説明

第1図は本発明の原理説明図、

第2図は本発明の一実施例の構成説明図、

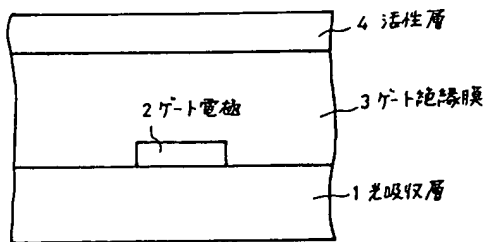
第3図は本発明の効果を示す $I_D - V_{gs}$ 特性図である。

図において、

- 1 : 光吸収層 (a-Si層)
- 2 : ゲート電極 (NiCr膜)
- 3 : ゲート絶縁膜 (SiNx膜)
- 4 : 活性層 ( $n^+a-Si$ 層)
- 6 : コンタクト層 ( $n^+a-Si$ 層)
- 7 : Ti膜
- 8 : 絶縁性基板 (ガラス基板)
- S : ソース電極
- D : ドレイン電極

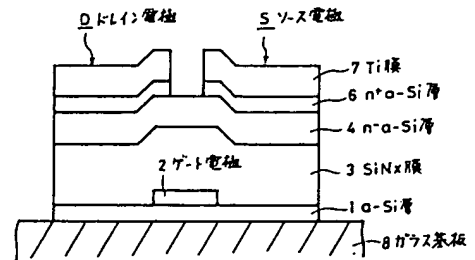
を示す。

代理人 弁理士 井 桁 貞 一



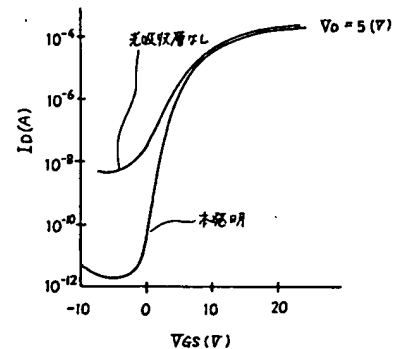
本発明の原理説明図

第1図



本発明一実施例の構成説明図

第2図



$I_D - V_{gs}$ 特性図

第3図